

クロックドライバボードの駆動試験：フォトカプラの応答

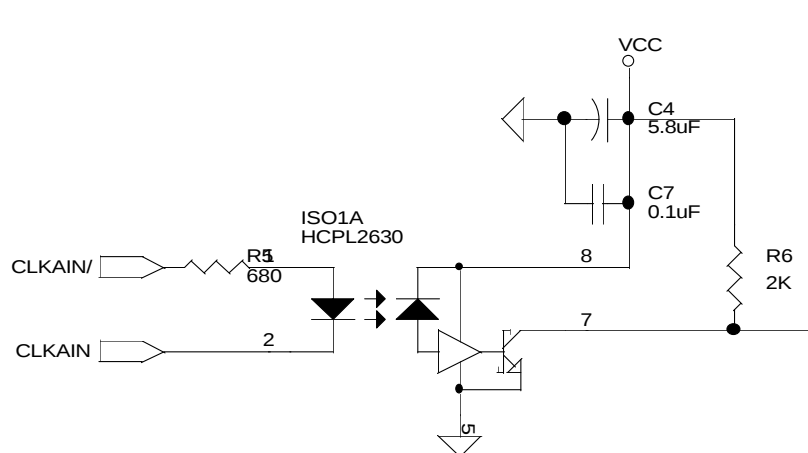
本原 顕太郎、岩井 淳一

1996 年 5 月 24 日

クロックドライバボードに messia から信号を入力し、入力のフォトカプラによる遅延を測定するとともに、最適な抵抗値を調べた。

1 回路及びに実験方法

以下のような回路である。



この回路に messia 3 の CIC ボードから 500(kHz) の差動クロックを入力し、 $R5$ と $R6$ をいろいろ変えて出力がどうなるかを見る。

2 結果

2.1 波形

結果の波形は別紙に添付する。オシロ画面の上側が入力された差動信号、下側がフォトカプラの出力である。細かいノイズが載るために、32回サンプリングの平均を表示させている。

これを見てわかるのは、

- ・出力波形の立ち上がり、立ち下りの肩のなまり具合が抵抗の値によって変わる
- ・立ち上がる時と立ち下がる時でそのなまり具合が違う。

ということである。前者は、回路やケーブルに含まれる capacitance とカップルしてローパスフィルタができてしまっているためと考えられる。後者はこのローパスフィルタが一箇所だけで生じているのではないためだと思われる。

2.2 遅延時間

ここで、クロックの遅延時間を計測する。

遅延時間の定義は以下のようにした。

立ち上がり時間 差動入力が立ち下がり始めた瞬間から、出力が 4.5(V) に達するまでにかかった時間。ただし、波形を見たらわかるように、 $R6 = 1k\Omega$ のときにはこの 4.5(V) のレベルに（おそらくプローブとのカップリングのために）小さな bump ができてしまっている。そのため、この部分については 2 度目に 4.5(V) に達した時を立ち上がり時間と定義した。

立ち下がり時間 差動入力が立ち上がり始めた瞬間から、出力が 1.0(V) に下がるまでにかかった時間。

この結果と抵抗値 $R5, R6$ との関係は以下のようになった。単位は ns 。

2.2.1 立ち下がり時間

		$R6$			
		360 Ω	680	1000	2000
$R5$	220 Ω				236
	360	116	128	180	240
	680	110	136	136	230
	1000				218

2.2.2 立ち下がり時間

		$R6$			
		360 Ω	680	1000	2000
$R5$	220 Ω				92
	360	118	116	114	116
	680	138	126	178	132
	1000				148

このことから、立ち上がり時間は $R5$ 、立ち下がり時間は $R6$ でおおよそ決められることがわかる。

実装する部品の値はカタログの実装に関する注意書きによって、この結果をもとにおこなうことになる。

それにしても、HP のフォトカブラのカタログがどこにもないのは困りもの。