

クロックドライバボードの駆動試験： クロックドライバボードと ADC ボードを繋げる

本原 顕太郎

1996 年 6 月 11 日

概要

クロックドライバボードとマザーボードを繋げて、クロックドライバからの信号が正常に ADC ボードへと転送されるかを調べた。

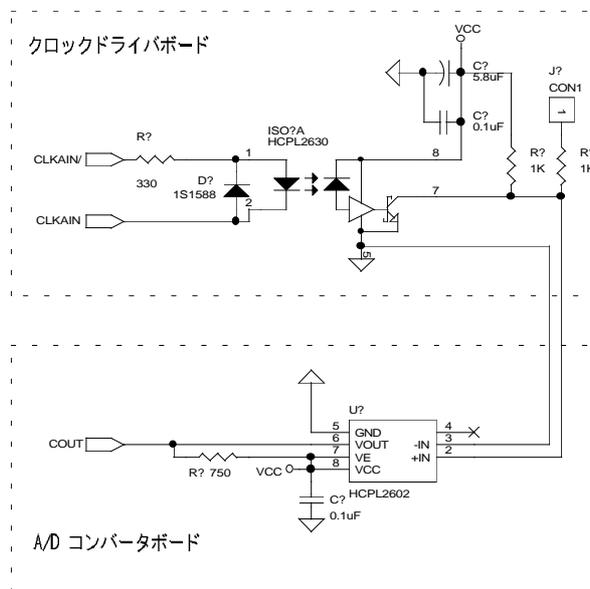
結果、フォトカプラの出力をそのままフォトカプラの入力に入れるとチャンネル間のカップリングで誤った信号が送られてしまうことが判明した。

これに対し、初段のフォトカプラのプルアップ抵抗を小さくすることで解決した。

1 まずはクロックドライバの出力を ADC ボードに入れてみる。

1.1 ちゃんと動かない！

回路構成は以下ようになっていた。



クロックドライバの出力をそのまま ADC ボードに入力してやった。クロックは $125kHz$ で、チャンネル毎に半位相ずつずれた 2 種類の波を入力した。HCPL2602 の出力は以下ようになった。

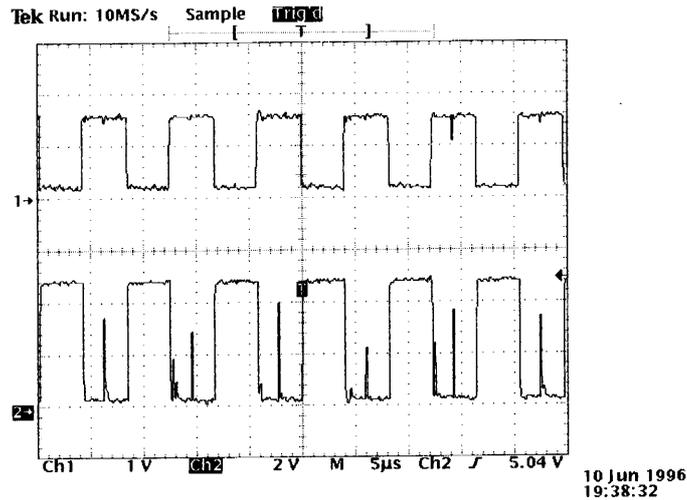


図1: 下が HCPL2602 の出力。上は HCPL2630 の 7 番ピンの値。HCPL2630 の出力からおよそ 3.3mA の電流が 2602 に流入していることがわかる。一方、2602 の出力は 'low' が極めて noisy になっていることがわかる。これは流入する電流の量が少ないために 2602 の発光ダイオードが安定して光っていないためだと思われる。

一見して、もう一方の波が立ち上がる時にスパイク状にノイズが発生している。図の上側の波形から、2602 に流入している電流量はおよそ 3.3mA であることがわかる。

このことから、大体の想像はつく。そもそも、カタログから入力スレッシュホールド電流は 5mA 以下である。定常状態ですでにスレッシュホールドぎりぎりだった。これに加えて、もう一方の波が立ち上がったとき一瞬 $V_{CC} = 5\text{V}$ が下がって、電流量が減り、それが 2602 の発光ダイオードを光らせることができなくなるほどまでに減少すると考えられる。これをもう少し定量的に考えてみる。

1.2 HCPL2602 の入力部の特性

HCPL2602 の入力部は以下のようにになっている。

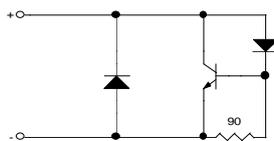


図 2: HCPL2602 の入力部。逆電圧耐圧用のダイオードと、電流制御用の NPN トランジスタが入っている。

発光ダイオードは高速化のために GaAsP が用いられており、これによる電圧降下は不明である。そのため、まずこれを求める。以下のような回路を用いる。

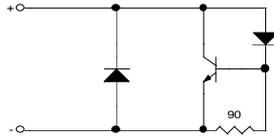


図 3: 実験用回路。

この回路で V_{in} を測定して、発光ダイオードによる電圧降下 v を求める。結果は以下の通り。

R	V_{in}	i	v
240	2.12	1.20E-02	1.04
270	2.1	1.07E-02	1.13333333
300	2.08	9.73E-03	1.204
360	2.04	8.22E-03	1.3
390	1.98	7.74E-03	1.28307692
430	1.92	7.16E-03	1.27534884
470	1.92	6.55E-03	1.33021277
510	1.86	6.16E-03	1.30588235
560	1.84	5.64E-03	1.33214286
620	1.76	5.23E-03	1.28967742
680	1.76	4.76E-03	1.33117647
750	1.68	4.43E-03	1.2816
820	1.68	4.05E-03	1.31560976
1000	1.64	3.36E-03	1.3376

電流量が多くなると線形性が崩れるが、その部分を無視して平均値をとると $v = 1.31(V)$ となる。

1.3 さっきの説明

以上から、さっきの説明ができる。図 3 から入力電流は

$$i = \frac{V_{cc} - 1.31}{R + 90} \quad (1)$$

となる。

ここで、もう一方のクロックの立ち上がりで瞬間的に V_{cc} が ΔV 減少すると電流は $\frac{\Delta V}{R+90}$ 減少することになる。これにより発光ダイオードが瞬間的に光らなくなり、2602 の出力にスパイク状のノイズが載っていたと考えられる。

2 改善

2.1 抵抗をいろいろ変えてみる

抵抗を変えて出力波形がどうなるかを見る。先ほどの実験結果からは $R = 510\Omega$ 程度にまで下げれば大丈夫だと考えられる。

入力波形は

- 125kHz、それぞれのチャンネルに半位相ずつずらしたものを入力。
- 3125kHz、それぞれのチャンネルに半位相ずつずらしたものを入力。

出力結果は以下の通りとなった。

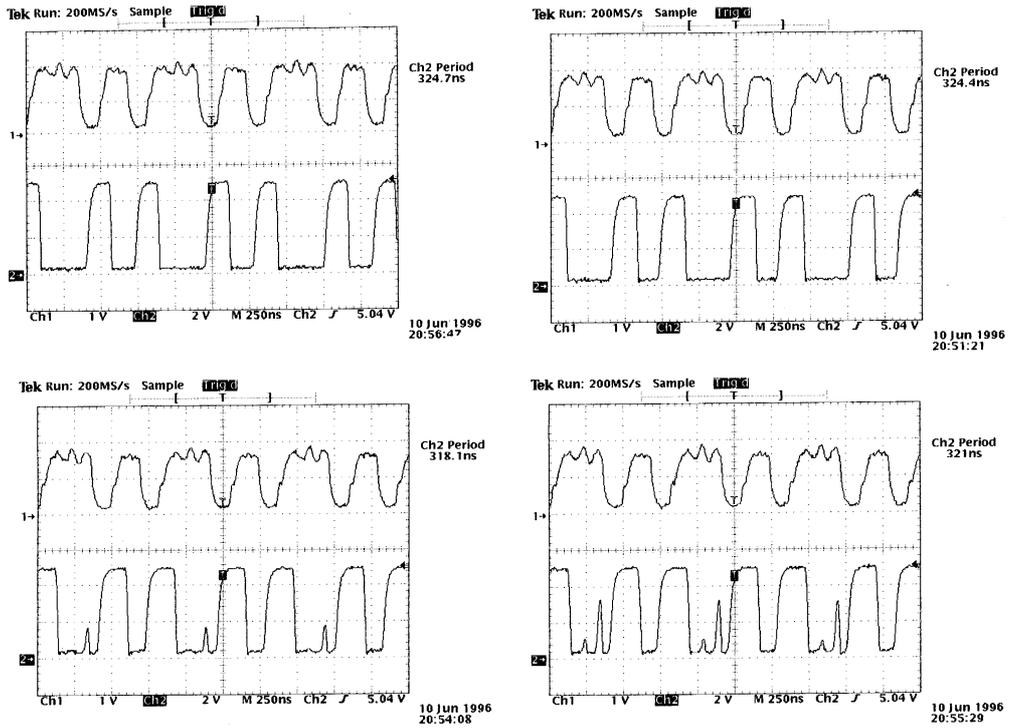


図 4: $f = 3.125\text{ MHz}$ 、左上から順に: $R = 430\Omega$ 、 $R = 560\Omega$ 、 $R = 750\Omega$ 、 $R = 820\Omega$

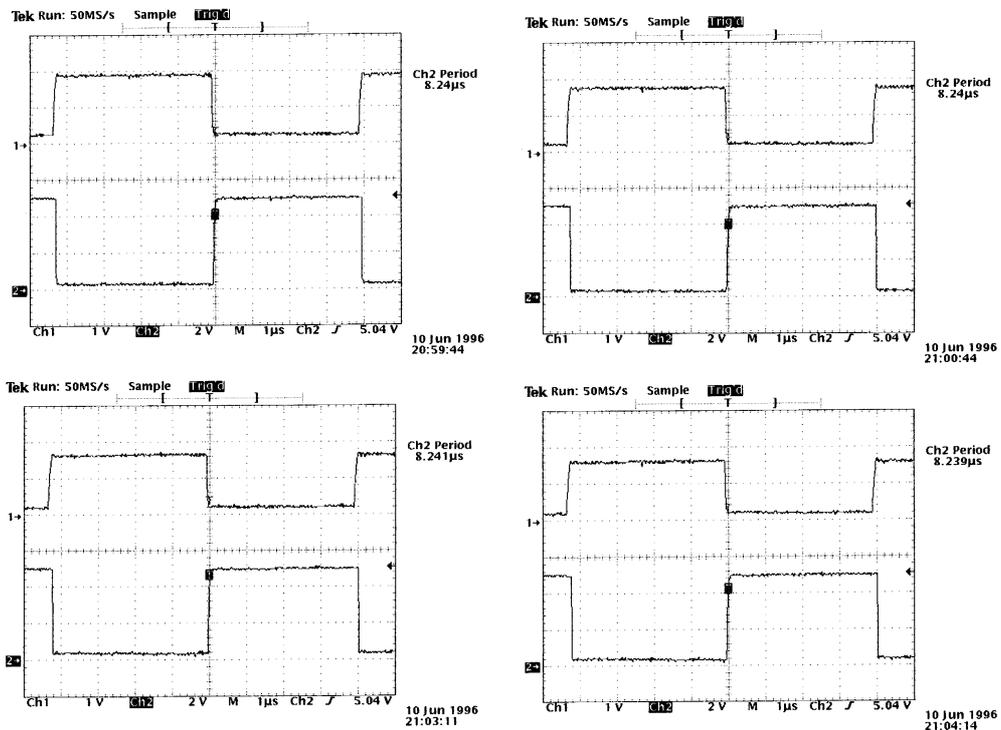


図 5: $f = 125\text{ kHz}$ 、左上から順に: $R = 430\Omega$ 、 $R = 560\Omega$ 、 $R = 750\Omega$ 、 $R = 820\Omega$

とくに、 3.125 MHz の出力に注目すると、 $R = 510\Omega$ で十分に駆動できると考えられる。実際に、この値を実装することにする。